

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **04027134 A**

(43) Date of publication of application: **30.01.92**

(51) Int. Cl. **H01L 21/66**  
**G01R 1/073**  
**G01R 31/26**

(21) Application number: **02132194**

(71) Applicant: **TOKYO ELECTRON LTD**

(22) Date of filing: **22.05.90**

(72) Inventor: **MURATA JUN**

**(54) MEASURING DEVICE FOR DC PARAMETER OF SEMICONDUCTOR**

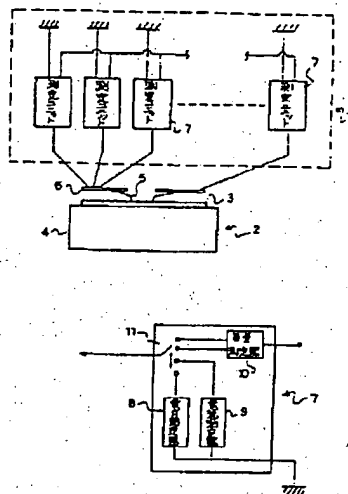
**(57) Abstract:**

**PURPOSE:** To improve measurement accuracy by installing an electric measurement means per measurement pin in a device which places a plurality of measurement pins into contact with electrodes of a semiconductor device formed on a semiconductor wafer and measures DC parameters of said device with an electric means.

**CONSTITUTION:** A probe section 2 of the measurement device holds a semiconductor wafer 3 and provides a mount 4 movable in the direction of X-Y-Z directions where a probe card 6 equipped with a plurality of measurement pins 6 is fixedly installed on the mount. The drive of the mount 4 forces the measurement pins 5 to come into contact with the electrode pad formed between semiconductor chips of the semiconductor wafer 3. A measurement section 1 is provided with the same number of measurement units 7 to the aforesaid measurement pins 5, and electrically connected with each measurement pin 5 by way of conductor patterns and the like formed on the probe card 6. Moreover, a voltage measuring instrument 8, an electric current measuring instrument 9, and a capacity measuring instrument 10 are installed thereon. A change-over mechanism 11 allows

the respective measuring instruments from 8 to 10 to be changed over. This construction makes it possible to prevent the occurrence of leakage current or voltage drop in a matrix where no large matrix does not exist.

COPYRIGHT: (C)1992,JPO&Japio



## ⑫ 公開特許公報(A) 平4-27134

⑤ Int. Cl.<sup>5</sup>H 01 L 21/66  
G 01 R 1/073  
31/26

識別記号

B  
E  
J

庁内整理番号

7013-4M  
9016-2G  
8203-2G

⑬ 公開 平成4年(1992)1月30日

審査請求 未請求 請求項の数 2 (全3頁)

⑭ 発明の名称 半導体DCパラメータ測定装置

⑯ 特 願 平2-132194

⑰ 出 願 平2(1990)5月22日

⑱ 発 明 者 村 田 純 東京都新宿区西新宿1丁目26番2号 東京エレクトロン株式会社内

⑲ 出 願 人 東京エレクトロン株式会社 東京都新宿区西新宿1丁目26番2号

⑳ 代 理 人 弁理士 須山 佐一 外1名

## 明 細 書

## 1. 発明の名称

半導体DCパラメータ測定装置

## 2. 特許請求の範囲

(1) 複数の測定ピンを半導体ウエハに形成された半導体素子の電極に接触させ、電氣的測定手段により該半導体素子のDCパラメータを測定する半導体DCパラメータ測定装置において、

前記測定ピン毎に、それぞれ前記電氣的測定手段を設けたことを特徴とする半導体DCパラメータ測定装置。

(2) 電氣的測定手段は、電流測定手段と、電圧測定手段と、電気容量測定手段とを具備したことを特徴とする請求項1記載の半導体DCパラメータ測定装置。

## 3. 発明の詳細な説明

[発明の目的]

(産業上の利用分野)

本発明は、半導体DCパラメータ測定装置に関する。

## (従来技術)

従来から、半導体製造に係る分野においては、製造工程の監視、開発、不良解析等のために半導体ウエハ上に形成した半導体素子(例えばトランジスタ等)のDCパラメータ(例えば電流、電圧、電気容量等)を、半導体DCパラメータ測定装置により測定することが行われている。

例えば、製造工程の監視等においては、半導体ウエハ上に形成された通常の半導体チップの間に、テスト用のチップ(TEG: test element group)を予め設けておき、このテスト用のチップのDCパラメータを測定すること等が行われている。

このような半導体DCパラメータ測定装置は、半導体ウエハ上に形成された多数の電極パッドとの電氣的な導通を得るため、多数の測定ピンを有している。また、電氣的測定機構としては、例えば電流測定機構、電圧測定機構、電気容量測定機構等がそれぞれ1つ設けられている。そして、これらの電氣的測定機構と多数の測定ピンとの間に介在させた電氣的な切換機能を有する電気回路網

(以下マトリクスという。)によって、測定を行う測定ピンを選択し、順次切換ることによって各測定ピンについて1つの電氣的測定機構により測定を行っている。なお、上記マトリクスは、例えば多数の機械的なリレーを組合せることによって構成される。

(発明が解決しようとする課題)

しかしながら、一般に半導体DCパラメータ測定装置においては、測定ピンが数十本(例えば50本)程度設けられる。このため上記説明の従来の半導体DCパラメータ測定装置では、測定ピンを切換えるためのマトリクスの規模が大きくなり、このマトリクスにおいてリーク電流が発生したり、電圧降下が生じたりするため、測定精度が低下するという問題があった。

本発明は、かかる従来の事情に対処してなされたもので、従来に較べて測定精度の大幅な向上を図ることのできる半導体DCパラメータ測定装置を提供しようとするものである。

[発明の構成]

パラメータ測定装置は、測定部1と、プローブ部2から構成されている。

上記プローブ部2は、上面に半導体ウェハ3を保持し、X-Y-Z方向に移動可能に構成された載置台4を備えており、この載置台4の上部所定位置には、複数(例えば50本程度)の測定ピン(探針)5を備えたプローブカード6が固定されている。そして、載置台4を駆動することにより、半導体ウェハ3の通常の半導体チップの間に形成されたテスト用のチップの電極パッドに測定ピン5を接触させるよう構成されている。

なお、載置台4には、マイクロコンピュータ等から構成される図示しない制御機構が設けられており、半導体ウェハ3上のテスト用のチップの位置を予めプログラムしておくことにより、所定のテスト用のチップの電極パッドに、自動的に測定ピン5を接触させることができるよう構成されている。

一方、測定部1には、上記測定ピン5と同数の測定ユニット7が設けられており、これらの測定

(課題を解決するための手段)

すなわち本発明は、複数の測定ピンを半導体ウェハに形成された半導体素子の電極に接触させ、電氣的測定手段により該半導体素子のDCパラメータを測定する半導体DCパラメータ測定装置において、前記測定ピン毎に、それぞれ前記電氣的測定手段を設けたことを特徴とする。

(作用)

本発明の半導体DCパラメータ測定装置では、例えば電流測定手段、電圧測定手段、電気容量測定手段等からなる電氣的測定手段が測定ピン毎にそれぞれ設けられている。

このため、従来のように大規模なマトリクスを必要とせず、マトリクスにおけるリーク電流の発生や、電圧降下がないため、従来に較べて測定精度の大幅な向上を図ることができる。

(実施例)

以下、本発明の一実施例を図面を参照して説明する。

第1図に示すように、この実施例の半導体DC

ユニット7と各測定ピン5とは、プローブカード6上に形成された導体パターンおよびメジャリングケーブル等を介して電氣的に接続されている。

また、上記測定ユニット7には、第2図に示すように、電圧測定器8と、電流測定器9と、容量測定器10とが設けられており、電氣的な切換機構11によってこれらの測定器8~10を切換え、電圧、電流、電気容量を測定することができるよう構成されている。なお、容量測定器10には、高圧側(high)端子と低圧側(low)端子とが必要になるため、これらも切換機構11によって切換えるよう構成されている。

上記構成のこの実施例の半導体DCパラメータ測定装置では、測定を行う半導体ウェハ3を載置台4上の所定位置に自動搬送装置あるいはマニュアル操作により位置決めして載置する。そして、前述した如く、測定を実施するテスト用のチップの半導体ウェハ3上の位置を入力し、載置台4を駆動して、テスト用のチップの電極パッドに測定ピン5を接触させ、測定部1の測定ユニット7に

より、D Cパラメータ、すなわち、電圧、電流、電気容量の測定を行う。

なお、この測定結果は、従来の半導体D Cパラメータ測定装置等と同様に、例えばA/D変換器によってデジタル信号に変換され、メモリー内に収容される。そして、必要に応じて例えばプリンターからプリントアウトしたり、C R T等の表示装置に表示させたりすることができるよう構成されている。

すなわち、この実施例の半導体D Cパラメータ測定装置では、各測定ピン5に対応して、それぞれ測定ユニット7が設けられており、従来の半導体D Cパラメータ測定装置のように、例えば多数の機械的なリレーを組合せることによって構成されたマトリクスが測定ピン5と測定ユニット7の間に介在しない。

したがって、マトリクスにおけるリーク電流の発生や、電圧降下の発生がないため、従来に較べて測定精度を大幅に向上させることができる。

また、例えばテスト用のチップの構成等により、

1 …… 測定部、2 …… プローブ部、3 …… 半導体ウエハ、4 …… 載置台、5 …… 測定ピン、6 …… プローブカード、7 …… 測定ユニット、8 …… 電圧測定器、9 …… 電流測定器、10 …… 容量測定器、11 …… 切換機構。

出願人 東京エレクトロン株式会社

代理人 弁理士 須山 佐一

(ほか1名)

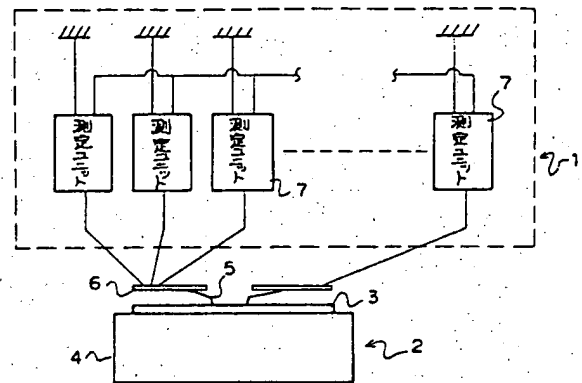
同時測定が可能な場合、例えば電極パッドaと電極パッドbとの間の電圧測定と、電極パッドcと電極パッドdとの間の電圧測定（あるいは電流測定、容量測定）とを同時に実施できる場合等は、複数の測定を同時（パラレル）に実施することができるので、従来に較べて測定に要する時間を大幅に短縮することが可能となり、スループットの大幅な向上を図ることができる。

#### 〔発明の効果〕

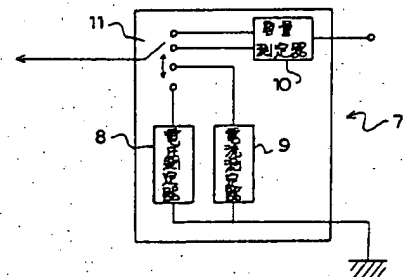
以上説明したように、本発明の半導体D Cパラメータ測定装置によれば、従来のように、大規模なマトリクスが、測定ピンと測定ユニットの間に介在しないので、マトリクスにおけるリーク電流の発生や、電圧降下の発生を防止することができ、従来に較べて測定精度の大幅な向上を図ることができる。

#### 4. 図面の簡単な説明

第1図は本発明の一実施例の半導体D Cパラメータ測定装置の構成を示す図、第2図は第1図の測定ユニットの構成を示す図である。



第1図



第2図